

DIALOG(R)File 352:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

013329860 **Image available**

WPI Acc No: 2000-501799/200045

XRAM Acc No: C00-150884

XRPX Acc No: N00-372065

Crystallization method for polycrystalline silicon transistors, involves melting semiconductor film by irradiation of laser beam and cooling film to enhance crystallization process

Patent Assignee: SONY CORP (SONY); ST LCD KK (SLCD-N)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2000182956	A	20000630	JP 98355842	A	19981215	200045 B

Priority Applications (No Type Date): JP 98355842 A 19981215

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 2000182956	A	10	H01L-021/20	

Abstract (Basic): JP 2000182956 A

NOVELTY – The thin semiconductor film (4) is mounted over a support board. A laser beam source emits laser beam (50) of about 100 ns over the semiconductor film, for predetermined time. The film is melted and cooled so as to effect the magnetic field along fixed direction to enhance crystallization process.

DETAILED DESCRIPTION – An INDEPENDENT CLAIM is also included for laser crystallization apparatus.

USE – For polycrystalline silicon transistors.

ADVANTAGE – The irradiation of semiconductor film by laser beam ensures desired crystal orientation of crystal grains in the semiconductor film.

DESCRIPTION OF DRAWING(S) – The figure explains the crystallization method of polycrystalline silicon transistors.

Thin semiconductor film (4)

Laser beam (50)

pp; 10 DwgNo 1/6

Title Terms: METHOD; POLYCRYSTALLINE; SILICON; TRANSISTOR; MELT; SEMICONDUCTOR; FILM; IRRADIATE; LASER; BEAM; COOLING; FILM; ENHANCE; PROCESS

Derwent Class: L03; U11; U12; U14

International Patent Class (Main): H01L-021/20

International Patent Class (Additional): H01L-021/268; H01L-021/336; H01L-029/786

File Segment: CPI; EPI

(19) Japanese Patent Office (JP)

(12) Publication of Patent Application (A)

(11) Publication Number of Patent Application: 2000-182956 (P2000-182956A)

(43) Date of Publication of Application: H12. June 30 (2000.6.30)

(51) Int. Cl. ⁷	Identification Code	FI	Theme code (reference)
H01L 21/20		H01L 21/20	5F052
21/268		21/268	F 5F110
			G
29/786		29/78 627	G
21/336			

Request for Examination: Not made

Number of Claims: 10 OL (10 pages in total)

(21) Application Number: H10-355842

(22) Application Date: H10. December 15 (1998.12.15)

(71) Applicant: 000002185

Sony Corporation

6-7-35, Kitashinagawa, Shinagawa-ku, Tokyo-to

(71) Applicant: 598172398

ST LCD Corporation

50 Kamihunaki, Ogawa, Higashiura-cho, Chita-gun, Aichi-ken

(72) Inventor: Akira Kojima

c/o Sony Corporation

6-7-35, Kitashinagawa, Shinagawa-ku, Tokyo-to

(74) Agent: 100092336

Harutoshi Suzuki

Continued to the last page

(54) [Title of the Invention] CRYSTALLIZING METHOD OF SEMICONDUCTOR THIN FILM AND LASER CRYSTALLIZING APPARATUS

(57) [Abstract]

[Problem] To provide a laser crystallizing apparatus for a semiconductor thin film being able to control a crystal orientation.

[Means for Solution] The laser crystallizing apparatus applies a magnetic field 25 to a semiconductor thin film 4 formed on a substrate 0 as melting the semiconductor thin film 4 once with an irradiation of a laser light 50 and as crystallizing the semiconductor thin film 4 through a cooling process. The laser crystallizing apparatus comprises a stage 31 to have the substrate 0, which becomes a processing object, mounted thereon, a chamber 30 to store the stage 31, a laser light source 51 to generate a laser light 50, an optical system to guide the laser light 50 to the substrate 0 mounted on the stage 31, and a magnetic field generator to apply the unidirectional magnetic field 25 to the whole chamber 30 storing the stage 31 and at least a part of the optical system, wherein the unidirectional magnetic field is applied in the process that the semiconductor thin film 4 is melted once with the irradiation of the laser light 50 and cooled so as to align a crystal orientation of a crystal grain included in the semiconductor thin film 4. According to the circumstances, a unidirectional electric field may be applied instead of the magnetic field.

[Scope of Claim]

[Claim 1] A crystallizing method of a semiconductor thin film comprising the step of applying a magnetic field as melting a semiconductor thin film once with an irradiation of a laser light and as crystallizing the semiconductor thin film through a cooling process,

wherein a pulse of a laser light having a light-emitting time more than 100 ns is irradiated so as to give predetermined time width to the cooling process, and the magnetic field is applied unidirectionally all the while to align a crystal orientation of a crystal grain included in the semiconductor thin film.

[Claim 2] A crystallizing method of a semiconductor thin film according to claim 1, wherein when the laser light emitted from the laser light source is irradiated, lamp light emitted from a lamp light source provided separately from a laser light source is irradiated to the semiconductor thin film so as to extend time for the cooling process.

[Claim 3] A laser crystallizing apparatus to apply a magnetic field to a semiconductor thin film formed on a substrate as melting the semiconductor thin film once with an irradiation of a laser light and as crystallizing the semiconductor thin film through a cooling process

comprising;

a stage to have a substrate, which becomes a processing object, mounted thereon, a chamber to store the stage, a laser light source to generate a laser light, an optical system to guide the laser light to the substrate mounted on the stage, and a magnetic field generator to apply the magnetic field unidirectionally to a whole chamber storing the stage and at least a part of the optical system,

wherein the magnetic field is applied unidirectionally as melting the semiconductor thin film once with the irradiation of the laser light and as crystallizing the semiconductor thin film through the cooling process so as to align a crystal orientation of a crystal grain included in the semiconductor thin film.

[Claim 4] A manufacturing method of a display device which has a pair of substrates joined one another through a predetermined pore space and which has an electro-optic material held in the pore space, in which an opposing electrode is formed on one transparent substrate, in which a pixel electrode and a thin film transistor to drive the pixel electrode are formed on the other insulating substrate, and in which the thin film transistor is formed with a semiconductor thin film and a gate electrode overlapped a side of one surface of the semiconductor thin film with a gate insulating film interposed therebetween comprising;

a film-forming step to form the semiconductor thin film on a surface of the insulating substrate, an annealing step to apply a magnetic field to the semiconductor thin film formed on the insulating substrate as melting the semiconductor thin film once with an irradiation of a laser light and as crystallizing the semiconductor thin film through a cooling process, and a processing step to form the thin film transistor using the crystallized semiconductor thin film as an active layer,

wherein in the annealing process, a pulse of the laser light having a light-emitting time more than 100 ns is irradiated so as to give predetermined time width to the cooling process, and the magnetic field is applied unidirectionally for the while so as to align a crystal orientation of a crystal grain included in the semiconductor thin film.

[Claim 5] A thin film transistor comprising; a semiconductor thin film formed on an insulating substrate, a gate insulating film formed on one surface of the semiconductor thin film, and a gate electrode overlapped on the semiconductor thin film with the gate insulating film

interposed therebetween,

wherein a magnetic field is applied unidirectionally to the semiconductor thin film when the semiconductor thin film is melted once with an irradiation of an energy beam and the semiconductor thin film is processed into a poly-crystalline semiconductor thin film through a cooling process performed thereafter so as to align a crystal orientation of a crystal grain.

[Claim 6] A crystallizing method of a semiconductor thin film comprising the steps of; melting a semiconductor thin film formed on a substrate once with an irradiation of a laser light, and crystallizing the semiconductor thin film through a cooling process,

wherein a pulse of the laser light having a light-emitting time more than 100 ns is irradiated so as to give predetermined time width to the cooling process, and an electric field is applied unidirectionally for the while to align a crystal orientation of a crystal grain included in the semiconductor thin film.

[Claim 7] A crystallizing method of a semiconductor thin film according to claim 6, wherein when the laser light emitted from the laser light source is irradiated, lamp light emitted from a lamp light source provided separately from a laser light source is irradiated to the semiconductor thin film so as to extend time for the cooling process.

[Claim 8] A laser crystallizing apparatus to melt a semiconductor thin film formed on a substrate once with an irradiation of a laser light and to crystallize the semiconductor thin film through a cooling process comprising;

a stage to have a substrate, which becomes a processing object, mounted thereon, a chamber to store the stage, a laser light source to generate a laser light, an optical system to guide the laser light to the substrate mounted on the stage, and an electric field generator to apply an electric field unidirectionally to a whole chamber storing the stage and at least a part of the optical system,

wherein the electric field is applied as melting the semiconductor thin film once with the irradiation of the laser light and as crystallizing the semiconductor thin film through a cooling process so as to align a crystal orientation of a crystal grain included in the semiconductor thin film.

[Claim 9] A manufacturing method of a display device which has a pair of substrates joined

one another through a predetermined pore space and which has an electro-optic material held in the pore space, in which an opposing electrode is formed on one transparent substrate, in which a pixel electrode and a thin film transistor to drive the pixel electrode are formed on the other insulating substrate, and in which the thin film transistor is formed with a semiconductor thin film and a gate electrode overlapped a side of one surface of the semiconductor thin film with the gate insulating film interposed therebetween comprising;

a film-forming step to form the semiconductor thin film on a surface of the insulating substrate, an annealing step to melt the semiconductor thin film formed on the insulating substrate once with an irradiation of a laser light and to crystallize the semiconductor thin film through a cooling process, and a processing step to form a thin film transistor using the crystallized semiconductor thin film as an active layer,

wherein in the annealing process, a pulse of the laser light having a light-emitting time more than 100 ns is irradiated so as to give predetermined time width to the cooling process, and an electric field is applied for the while unidirectionally so as to align a crystal orientation of a crystal grain included in the semiconductor thin film.

[Claim 10] A thin film transistor comprising; a semiconductor thin film formed on an insulating substrate, a gate insulating film formed on one surface of the semiconductor thin film, and a gate electrode overlapped on the semiconductor thin film with the gate insulating film interposed therebetween,

wherein an electric field is applied to the semiconductor thin film when the semiconductor thin film is melted once with an irradiation of an energy beam and the semiconductor thin film is processed into a poly-crystalline semiconductor thin film through a cooling process performed thereafter so as to align a crystal orientation of a crystal grain.

[Detailed Description of the Invention]

[0001]

[Technical Field to which the Invention belongs] The present invention relates to a crystallizing method of a semiconductor thin film and a laser crystallizing apparatus. The present invention particularly relates to a manufacturing technology of the poly-crystalline silicon thin film transistor formed as a switching element of a display device comprising liquid crystal and the like as an electro-optic material.

[0002]

[Prior Art] Among the thin film transistors widely utilized as the switching element in a liquid crystal display device, a thin film transistor having poly-crystalline silicon as its active layer can have the switching element and the other peripheral driver circuits built-in on the same substrate. In addition, since the poly-crystalline silicon thin film transistor can be made very minute, it is possible to obtain high numerical aperture in the pixel structure. For these reasons, the poly-crystalline silicon thin film transistor has attracted attention as an element for the high-resolution display device. In late years, such technology has been extensively researched as manufacturing the poly-crystalline silicon thin film transistor in a low temperature process, for example at a temperature not more than 600°C. The low temperature process makes it possible not to use an expensive and heat-resistant substrate. Moreover the low temperature process contributes to cost reduction for manufacturing the display and to enlargement of the display size. Particularly in late years, it has been demanded to integrate on a substrate a sophisticated functional element, typically a central processing unit (CPU), in addition to the switching element of the pixel and the peripheral driver circuits. In order to realize such a demand, the technology to form poly-crystalline silicon thin film having a quality as high as that of single-crystal silicon is anticipated.

[0003] In the conventional low temperature process, after forming amorphous silicon on a substrate, an excimer laser beam or an electron beam shaped into rectangular or linear is scanned to be irradiated to the surface of the substrate so that the amorphous silicon is transformed into poly-crystalline silicon. The irradiation of the laser beam or the electron beam having high energy can heat the amorphous silicon rapidly and can melt the amorphous silicon without giving any damages to the substrate. The silicon is crystallized through a cooling process performed thereafter, and an assemblage of poly-crystals having a certain grain size can be obtained.

[0004]

[Problems to be Solved by the Invention] Conventionally, when the amorphous silicon thin film was crystallized by irradiating the laser beam to obtain poly-crystalline silicon, the amorphous silicon was melted and solidified in the course of nature. Therefore, each of the crystal grains constituting the poly-crystal structure grows irregularly so that their crystal

orientations are random. For this reason, a number of trapping levels exist in the boundary between each crystal grain (grain boundary) due to the discontinuity of the crystal orientations, which brings about the lowering of the mobility.

[0005] Usually, when the amorphous silicon thin film is formed and then the laser annealing is performed to the amorphous silicon thin film so as to obtain poly-crystalline silicon film, recrystallization velocity of silicon depends on the plane direction. For example, the recrystallization velocity in (111) oriented plane is very different from that in (100) oriented plane. As a result, the surface of recrystallized silicon is extremely rough. Originally the silicon film before recrystallization has a plurality of micro-crystals whose plane directions are different. And micro-crystals, each having a different plane direction, grow at a different velocity when crystallizing or recrystallizing through the laser annealing process so that large convexity and concavity appear on the surface thereof. This convexity and concavity regulate the mobility of the charge (carrier).

[0006] Therefore, it is important to align a crystal orientation in order to improve the mobility of the poly-crystalline thin film transistor. In this relation, such a technology is suggested as to control the crystal orientation of the crystal grain by growing the crystals in solid phase with catalyst such as metal. In this method, however, the metal is remained in the crystals. In addition, unlike the laser annealing, the crystallization in solid phase is difficult to be performed at low temperature.

[0007]

[Means for Solving the Problem] In view of the problem in the conventional technology described above, it is an object of the present invention to provide a crystallizing method of the semiconductor thin film and a laser crystallizing apparatus, being able to control the crystal orientation. That is to say, the present invention is to provide a crystallizing method of the semiconductor thin film comprising the step of applying a magnetic field to the semiconductor thin film formed on a substrate as melting the semiconductor thin film once with an irradiation of a laser light, and as crystallizing the semiconductor thin film through a cooling process, wherein a pulse of the laser light having a light-emitting time more than 100 ns is irradiated so as to give predetermined time width to the cooling process, and wherein the magnetic field is applied to the semiconductor thin film unidirectionally all the while so as to

align the crystal orientation of the crystal grain included in the semiconductor thin film. It is preferable that when the laser light emitted from the laser light source is irradiated, lamp light emitted from the lamp light source provided separately from the laser light source is irradiated to the semiconductor thin film so as to extend time for the cooling process. In addition, the present invention provides a laser crystallizing apparatus to apply the magnetic field to the semiconductor thin film formed on a substrate as melting the semiconductor thin film once with the irradiation of the laser light and as crystallizing the semiconductor thin film through the cooling process, comprising a stage on which the substrate, which becomes a processing object, is mounted, a chamber to store the stage, a laser light source to generate a laser light, an optical system to guide the laser light to the substrate mounted on the stage, and a magnetic field generator applying a magnetic field unidirectionally to the whole chamber storing the stage and at least a part of the optical system, wherein the magnetic field is applied unidirectionally when the semiconductor thin film is melted once with the irradiation of the laser light and the semiconductor thin film is crystallized through the cooling process so as to align the crystal orientation of the crystal grain included in the semiconductor thin film. Moreover, the present invention provides a thin film transistor comprising a semiconductor thin film formed on an insulating substrate, a gate insulating film formed on one side of the semiconductor thin film, and a gate electrode overlapped the semiconductor thin film with the gate insulating film interposed therebetween, wherein a magnetic field is applied unidirectionally when the semiconductor thin film is melted once with the irradiation of an energy beam and the semiconductor thin film is processed into a poly-crystalline semiconductor thin film through a cooling process performed thereafter so as to align the crystal orientation of the crystal grain.

[0008] The present invention provides a crystallizing method of a semiconductor thin film comprising the steps of melting the semiconductor thin film formed on a substrate once with an irradiation of a laser light and crystallizing the semiconductor thin film through a cooling process, wherein a pulse of the laser light having a light-emitting time more than 100 ns is irradiated so as to give predetermined time width to the cooling process, and an electric field is applied unidirectionally for the while so as to align the crystal orientation of the crystal grain included in the semiconductor thin film. It is preferable that when the laser light

emitted from the laser light source is irradiated, lamp light emitted from the lamp light source provided separately from the laser light source is irradiated to the semiconductor thin film so as to extend time for the cooling process. In addition, the present invention provides a laser crystallizing apparatus to melt the semiconductor thin film formed on a substrate once with the irradiation of the laser light and to crystallize the semiconductor thin film through the cooling process, comprising a stage on which the substrate, which becomes a processing object, is mounted, a chamber to store the stage, a laser light source to generate a laser light, an optical system to guide the laser light to the substrate mounted on the stage, an electric field generator applying an electric field unidirectionally to the whole chamber storing the stage and at least a part of the optical system, wherein the electric field is applied unidirectionally when the semiconductor thin film is melted once with the irradiation of the laser light and the semiconductor thin film is crystallized through the cooling process so as to align the crystal orientation of the crystal grain included in the semiconductor thin film. Moreover, the present invention provides a thin film transistor comprising a semiconductor thin film formed on an insulating substrate, a gate insulating film formed on one side of the semiconductor thin film, and a gate electrode overlapped on the semiconductor thin film with the gate insulating film interposed therebetween, wherein an electric field is applied to the semiconductor thin film when the semiconductor thin film is melted once with the irradiation of an energy beam and the semiconductor thin film is processed into a poly-crystalline semiconductor thin film through a cooling process performed thereafter so as to align the crystal orientation of the crystal grain in the semiconductor thin film.

[0009] According to the present invention, when the semiconductor thin film is melted once with the irradiation of the laser light and is crystallized through the cooling process, the crystal orientation of the crystal grain included in the crystallized semiconductor thin film is aligned by securing sufficient time for which the constant magnetic field or the constant electric field is applied. An electron included in each silicon atom in a melted state interacts with the magnetic field or the electric field so that an electron spin is directed according to the magnetic field or the electric field. The crystal orientation is aligned when the semiconductor film in this state is crystallized or solidified through the cooling process. Since the orientation of each crystal grain is aligned, a barrier of an electron potential due to

the discontinuity of the crystal orientation in the grain boundary is lowered, and as a result, the mobility of the carrier becomes higher. In addition, since the crystal grain is aligned, even the convexity and the concavity in the surface of the semiconductor thin film disappear. By planarizing the surface of the semiconductor thin film, the state of the interface between the semiconductor thin film and the gate insulating film formed adjacently thereon becomes good, which can contribute to the improvement of the mobility.

[0010]

[Embodiment Mode of the Invention] The embodiment mode of the present invention is explained in detail with drawings as follows. FIG. 1 is a schematic diagram to show a structure of the laser crystallizing apparatus according to the present invention. The present laser crystallizing apparatus is to apply a magnetic field 25 to a semiconductor thin film 4 formed on an insulating substrate 0 as melting the semiconductor thin film 4 once with an irradiation of a laser light 50 and as crystallizing the semiconductor thin film 4 through a cooling process. Consequently, the present laser crystallizing apparatus comprises a stage 31 on which the insulating substrate 0, which becomes a processing object, is mounted, a chamber 30 to store the stage 31, a laser light source 51 to generate the laser light 50 and an optical system including a mirror 52 and the like in order to guide the laser light 50 to the substrate 0 mounted on the stage 31. It is characteristic for the present laser crystallizing apparatus to comprise a magnetic field generator applying a magnetic field unidirectionally to the whole chamber 30 storing the stage 31 and at least a part of the optical system (the mirror 52). In this embodiment mode, the magnetic field generator has a pair of magnetic poles 20N and 20S equipped to hold the chamber 30 from its upper and lower sides. Between the pair of plane-parallel magnetic poles 20N and 20S, a vertical magnetic field 25 is generated as shown with an arrow and the vertical magnetic field 25 is applied to the semiconductor thin film 4 formed in advance on the insulating substrate 0. It is noted that the chamber 30 has a nozzle 32 to introduce gas from the outside and a vacuum pump 33 to exhaust gas in the inside connected thereto if necessary. Moreover, the laser light 50 emitted from the laser light source 51 is introduced into the chamber 30 through an optical controller 53 and an optical window 54.

[0011] Next, the way to use the present laser crystallizing apparatus is explained specifically

in reference to FIG. 1. The optical mirror 52 and the stage 31 to hold the substrate 0 are stored in the chamber 30. The stage 31 is movable, and the insulating substrate 0 with the semiconductor thin film 4 formed thereon, which becomes a processing object, is mounted on the stage 31. The chamber 30 has a vacuum atmosphere inside. Alternatively, the chamber 30 may have nitrogen gas or hydrogen gas introduced thereinto. The laser light 50 emitted from the laser light source 51 is shaped and is made uniform through the optical controller 53, and then the laser light 50 is incident into the mirror 52 through the optical window 54. The mirror 52 changes the traveling direction of the laser light 50 and the laser light 50 is irradiated to the insulating substrate 0. At the time, the whole chamber 30 is disposed in the vertical magnetic field 25. That is to say, a magnet or an electromagnet having a pair of magnet poles 20N and 20S is disposed above and under the chamber 30 so that the magnetic field is applied to the semiconductor thin film 4 regularly. When the semiconductor thin film 4 is melted and recrystallized with the laser light 50 in such a laser crystallizing apparatus, the electron spin included in the silicon atom of the once melted semiconductor thin film 4 interacts with the magnetic field and the electron spin is directed to a certain direction. When the semiconductor thin film 4 in such a state is solidified through the cooling process, the crystal orientation is aligned. Thus crystallized film has a crystal orientation almost aligned, and thereby barrier of the electron potential in the boundary is lowered so as to increase the mobility. In such a case, it is important to align the crystal orientation in a certain direction. The crystal orientation may be aligned either in a vertical direction or in a horizontal direction of the semiconductor thin film 4 according to the outer orbit structure of atom.

[0012] Particularly, in order to align the crystal orientation, it is important to irradiate a pulse of the laser light having a light-emitting time more than 100 ns so as to give predetermined time width to the cooling process and to apply the magnetic field unidirectionally for the while. When the light-emitting time is shorter than 100 ns, the time width in the cooling process also becomes short, and thereby it becomes difficult to have the magnetic field work sufficiently. In order to obtain a pulse of the laser light having a light-emitting time more than 100 ns, an excimer laser light source having a high output can be employed. Furthermore, it is preferable that when the laser light emitted from the laser light source is

irradiated, lamp light emitted from the lamp light source provided separately from the laser light source is irradiated to the semiconductor thin film so as to extend time for the cooling process. It is possible to obtain the cooling time in the range of one second to ten seconds for example, by combining excimer laser annealing (ELA) with lamp annealing (RTA).

[0013] FIG. 2 is a schematic diagram to show another example of the laser crystallizing apparatus according to the present invention. The present laser crystallizing apparatus is to apply the electric field 25x to the semiconductor thin film 4 formed on the insulating substrate 0 as melting the semiconductor thin film 4 once with the irradiation of the laser light 50 and as crystallizing the semiconductor thin film 4 through the cooling process. Consequently, the present laser crystallizing apparatus comprises a stage 31 with an insulating substrate 0, which becomes a processing object, mounted thereon, a chamber 30 to store the stage 31, a laser light source 51 to generate the laser light 50, and an optical system including a mirror 52 and the like to guide the laser light 50 to the substrate 0 mounted on the stage 31. It is characteristic for the present crystallizing apparatus to comprise an electric field generator to apply the electric field 25x unidirectionally to the whole chamber 30 storing the stage 31 and at least a part of the optical system (mirror 52). In this embodiment mode, this electric field generator comprises a pair of electrodes 20p and 20n to hold the chamber 30 from its upper and lower sides. Between the pair of plane-parallel electrodes 20p and 20n, a vertical electric field 25x is generated as shown with an arrow and the vertical electric field 25x is applied to the semiconductor thin film 4 formed in advance on the insulating substrate 0. It is noted that the chamber 30 has a nozzle 32 to introduce gas from the outside and a vacuum pump 33 to exhaust gas in the inside connected thereto if necessary. Moreover, the laser light 50 emitted from the laser light source 51 is introduced into the chamber 30 through an optical controller 53 and an optical window 54.

[0014] Next, the way to use the present laser crystallizing apparatus is explained in detail in reference to FIG. 2. The optical mirror 52 and the stage 31 to hold the substrate 0 are stored in the chamber 30. The stage 31 is movable, and the insulating substrate 0 with the semiconductor thin film 4 formed thereon, which becomes a processing object, is mounted on the stage 31. The chamber 30 has a vacuum atmosphere inside. Alternatively, the chamber 30 may have nitrogen gas or hydrogen gas introduced thereinto. The laser light 50 emitted

from the laser light source 51 is shaped and is made uniform through the optical controller 53, and then the laser light 50 is incident into the mirror 52 through the optical window 54. The mirror 52 changes the traveling direction of the laser light 50 and the laser light 50 is irradiated to the insulating substrate 0. At the time, the whole chamber 30 is disposed in the vertical electric field 25x. That is to say, a pair of electrodes 20p and 20n are disposed above and under the chamber 30 so that the electric field is applied to the semiconductor thin film 4 regularly. In this example, the electrode 20n is connected to ground and the electrode 20p is connected to AC power source to generate the alternating electric field. Instead of the alternating electric field, direct current electric field may be applied. When the semiconductor thin film 4 is melted and recrystallized with the laser light 50 in such a laser crystallizing apparatus, the electron spin included in the silicon atom of the once melted semiconductor thin film 4 interacts with the electric field and the electron spin is directed to a certain direction. When the semiconductor thin film 4 in this state is solidified through the cooling process, the crystal orientation is aligned. Since thus crystallized film has the crystal orientation almost aligned, the barrier of the electron potential in the boundary is lowered so as to increase the mobility. On this occasion, it is important to align the crystal orientation unidirectionally. According to the outer orbit structure of atom, the crystal orientation is aligned either in a vertical direction of the semiconductor thin film 4, or in a horizontal direction of the semiconductor thin film 4.

[0015] Particularly, in order to align the crystal orientation, it is important to irradiate a pulse of the laser light having a light-emitting time more than 100 ns so as to give predetermined time width to the cooling process and to apply the magnetic field unidirectionally for the while. When the light-emitting time is shorter than 100 ns, the time width in the cooling process also becomes short, and thereby it becomes difficult to have the electric field work efficiently. In order to obtain a pulse of the laser light having a light-emitting time more than 100 ns, an excimer laser light source having a high output can be employed. When the laser light emitted from the laser light source is irradiated, lamp light emitted from the a lamp light source provided separately from the laser light source may be irradiated to the semiconductor thin film in order to extend time for the cooling process. It is possible to obtain the cooling time in the range of one second to ten seconds for example, by combining

the excimer laser annealing (ELA) with the lamp annealing (RTA).

[0016] FIG. 3 is process drawings to show a manufacturing method of the thin film transistor according to the present invention. In FIG 3, a semiconductor thin film is crystallized with the laser crystallizing apparatus shown in FIG. 1 or FIG. 2. The poly-crystalline silicon thin film transistor formed in this embodiment formed in this embodiment has a mobility from 130 cm²/Vs to 300 cm²/Vs in N-channel type, and has a mobility from 60 cm²/Vs to 150 cm²/Vs in P-channel type, which have achieved a considerably higher mobility than before. It is noted that although this embodiment shows a manufacturing method of the thin film transistor of N-channel type for convenience, the thin film transistor of P-channel type can be manufactured with the same method only by changing the impurities (dopant). This embodiment shows a manufacturing method of the thin film transistor of bottom-gate structure. First, as shown in (a), an element of Al, Ta, Mo, W, Cr or Cu, or an alloy of these elements is formed in thickness from 100 nm to 200 nm on the insulating substrate 0 made of a glass or the like and is patterned to form a gate electrode 1.

[0017] Next, as shown in (b), a gate insulating film is formed on the gate electrode 1. In this embodiment, the gate insulating film was formed in a two-layer structure of a gate nitride film 2 (SiN_x) / a gate oxide film 3 (SiO₂). The gate nitride film 2 was formed with plasma CVD (PCVD) using mixed gas of SiH₄ gas and NH₃ gas as the material gas. It is noted that normal-pressure CVD or reduced-pressure CVD may be employed instead of the plasma CVD. In this embodiment, the gate nitride film 2 was deposited in 50 nm thick. The gate oxide film 3 is formed in about 200 nm thick consecutively after forming the gate nitride film 2. Furthermore, the semiconductor thin film 4 comprising an amorphous silicon was formed in thickness from approximately 30 nm to 80 nm consecutively on the gate oxide film 3. The gate insulating film and the amorphous semiconductor thin film 4 having a two-layer structure were formed consecutively as keeping the vacuum system of the film-forming chamber. When these films are formed with the plasma CVD, a heating process is performed in the atmosphere of nitrogen at a temperature between 400°C and 450°C for an hour approximately in order to eliminate hydrogen included in the amorphous semiconductor thin film 4. This is what is called dehydrogenation annealing.

[0018] Here, V_{th} ion implantation is performed if necessary, in order to control V_{th} of the thin

film transistor. In this example, ion implantation was performed in such a way that B+ was implanted in dose amount from $1 \times 10^{12}/\text{cm}^2$ to $6 \times 10^{12}/\text{cm}^2$ approximately. In this Vth ion implantation, a line beam of ion shaped to have a width of 620 nm was used. Next, according to the present invention, the amorphous semiconductor thin film 4 is crystallized with the irradiation of the laser light 50 as applying the magnetic field or the electric field. As the laser light 50, an excimer laser beam can be used. With these processes performed, the crystal orientation can be aligned.

[0019] As shown in (c), SiO_2 is formed in thickness from 100 nm to 300 nm approximately with the plasma CVD for example on the poly-crystalline semiconductor thin film 5 crystallized in the previous process in such a way that the crystal orientation is aligned. In this embodiment, silane gas SH_4 and oxygen gas were decomposed with the plasma so as to deposit SiO_2 . Thus formed SiO_2 is patterned in a predetermined shape to form an etching stopper film 6. In such a case, the etching stopper film 6 is patterned in such a way that the etching stopper film 6 is in conformity with the gate electrode 1 with the rear surface exposure technology employed. A part of the poly-crystalline semiconductor thin film 5 positioned directly below the etching stopper film 6 is protected as a channel region Ch. As described above, the B+ ion is implanted in the channel region Ch in comparatively small dose amount by the Vth ion implantation in advance. Next, impurities (P+ ion, for example) are implanted to the semiconductor thin film 5 by the ion doping with the etching stopper film 6 used as a mask so as to form an LDD region. The dose amount on this occasion is in the range of $6 \times 10^{12}/\text{cm}^2$ to $5 \times 10^{13}/\text{cm}^2$, for example. In addition, after photoresist is patterned in such a way that the photoresist covers the stopper film 6 and the LDD region being in the opposite ends thereof, the impurities (P+ ion, for example) are implanted at a high concentration using the photoresist as a mask so as to form a source region S and a drain region D. Ion doping (ion shower) can be employed, for example, to implant the impurities. This is to accelerate the impurities by the magnetic field in order to implant the impurities without using mass separation. In this embodiment, the impurities were implanted in dose amount of $1 \times 10^{15}/\text{cm}^2$ approximately to form the source region S and the drain region D. It is noted that in case of forming the thin film transistor of P-channel, though not shown in the figure, after covering the region of the thin film transistor of N-channel with the photoresist,

the impurities of B+ ion may be implanted instead of P+ ion in dose amount of $1 \times 10^{15}/\text{cm}^2$ approximately by performing the ion doping. It is noted that an ion implantation apparatus of the mass separating type may be employed to implant the impurities. After that, the impurities implanted in the poly-crystalline semiconductor thin film 5 are activated. For example, the laser activation annealing with the excimer laser (ELA) is performed. After that, the unnecessary part of the semiconductor thin film 5 and the etching stopper film 6 is patterned simultaneously to separate the thin film transistor by each element region.

[0020] Finally, as shown in (d), SiO₂ is formed in 200 nm thick approximately to form an interlayer insulating film 7. After forming the interlayer insulating film 7, SiN_x, for example, is formed in thickness from 200 nm to 400 nm with the plasma CVD to form a passivation film (cap film) 8. At this stage, hydrogen atoms included in the interlayer insulating film 7 are made to diffuse into the semiconductor thin film 5 by performing the heating process at a temperature of about 350°C for an hour in the atmosphere of nitrogen gas, forming gas, or in the vacuum atmosphere, for example. After that, a contact hole is opened, and then Mo or Al is sputtered in thickness from 200 nm to 400 nm, which is patterned thereafter into a predetermined shape to form a wiring electrode 9. Moreover, after applying a planarizing layer 10 comprising acrylic resin and the like, for example, in 1 μm thick approximately, the contact hole is opened. After sputtering a transparent conductive film comprising ITO, IXO or the like for example, on the planarizing layer 10, it is patterned in a predetermined shape to form a pixel electrode 11.

[0021] FIG. 4 shows an example of active matrix display device with the thin film transistor manufactured with the processes shown in FIG. 3. As shown diagrammatically, the present display device has a panel structure comprising a pair of insulating substrates 101, 102 and an electro-optic material 103 held between the insulating substrates 101 and 102. A liquid crystal material is widely used as the electro-optic material 103. A pixel array portion 104 and a driver circuit portion are formed in such a way that they are integrated in the insulating substrate 101 in the lower part. The driver circuit portion is divided into a vertical driver circuit 105 and a horizontal driver circuit 106. In addition, a terminal portion 107 for external connection is formed on the upper part of periphery of the insulating substrate 101. The terminal portion 107 is connected to the vertical driver circuit 105 and to the horizontal

driver circuit 106 with a wiring 108 interposed therebetween. A gate wiring 109 is formed in a crosswise direction and a signal wiring 110 is formed in a lengthwise direction, each of which is formed in the pixel array portion 104. A pixel electrode 111 and a thin film transistor 112 to drive the pixel electrode 111 are formed in the intersecting portion of both wirings. The gate electrode of the thin film transistor 112 is connected to the corresponding gate wiring 109. The drain region is connected to the corresponding pixel electrode 111, and the source region is connected to the corresponding signal wiring 110. The gate wiring 109 is connected to the vertical driver circuit 105, while the signal wiring 110 is connected to the horizontal driver circuit 106. The thin film transistor 112 to switch the pixel electrode 111 and the thin film transistors included in the vertical driver circuit 105 and the horizontal driver circuit 106 are the thin film transistors manufactured according to the present invention, and the mobility thereof is higher than that of the conventional thin film transistor. Therefore, it is possible to integrate not only the driver circuit but also the processing circuit of higher performance. That is to say, these thin film transistors comprise the semiconductor thin film formed on the insulating substrate 101, the gate insulating film formed on one surface of the semiconductor thin film, and the electrode overlapped the semiconductor thin film with the gate insulating film interposed therebetween. When the semiconductor thin film is melted once with the irradiation of the energy beam such as the laser light and is processed into a poly-crystalline semiconductor thin film through the cooling process performed thereafter, the crystal orientation of the crystal grain is aligned by the effect of the magnetic field or the electric field applied unidirectionally.

[0022] FIG. 5 is a block diagram to show a transformed example of the laser crystallizing apparatus shown in FIG. 1 according to the present invention. In order to make it easier to understand, the same reference number as that in FIG. 1 is used in FIG. 5. The different point from the embodiment mode shown in FIG. 1 is that the whole chamber 30 is stored in the coil constituting the electromagnet 20. As a result, the magnetic field 25 is applied to the semiconductor thin film 4 formed on the insulating substrate 0 horizontally as shown by the arrow. The magnetic field 25 aligns the crystal orientation of the crystal grain included in the semiconductor thin film 4 unidirectionally.

[0023] FIG. 6 is a schematic diagram to show the progressed mode of the laser crystallizing

apparatus according to the present invention, and to show only the optical part excluding the magnetic field generator, the electric field generator, and the chamber. In this progressed mode, the crystallization is performed more effectively by combining the laser light and the lamp light. That is to say, when the laser light emitted from the laser light source is irradiated, the lamp light emitted from the lamp light source provided separately from the laser light source is irradiated to the semiconductor thin film in order to extend time for the cooling process. The present apparatus is basically so constructed as to combine ELA (Excimer Laser Anneal) and RTA (Rapid Thermal [sic] Anneal). RTA is the technology to irradiate ultraviolet light having a wavelength from 240 nm to 400 nm to the insulating substrate 0 comprising the glass or the like instantaneously (for example, one second), which makes it possible to perform the heating process at high temperature without giving any damage to the substrate itself. As shown in the figure, the insulating substrate 0 is preheated (heated gradually) in stages in Zones 1 to 3 having the infrared heaters 71 to 73 comprising the infrared lamp and the like therein. This insulating substrate 0 is transferred at a predetermined speed into an RTA unit. In this example, there are provided a first RTA unit disposed right before the irradiation region of the laser light 50, and a second RTA unit disposed right after the irradiation region of the laser light 50. The first RTA unit comprises a pair of arc lamps 61 and 62 in its upper and lower sides. The second RTA unit comprises a pair of arc lamps 67 and 68 in its upper and lower sides as well. All of the arc lamps 61, 62, 67 and 68 are covered with a reflection plate 82. In addition, a radiation thermometer 83 for controlling is provided in the vicinity thereof. After passing through the RTA units, the insulating substrate 0 is transferred to Zone 4 for cooling having the infrared heater 74 provided therein, and then the insulating substrate 0 is cooled gradually. On the other hand, ELA uses the excimer laser light source, and generates intermittently a laser light 50 which is shaped into linear, for example as a pulse. The laser light 50 is reflected by the mirror 52 and is irradiated to the insulating substrate 0.

[0024] The laser crystallizing apparatus having such a constitution is used to perform the heating process to the semiconductor thin film formed in advance on the surface of the insulating substrate 0 extended in the longitudinal direction and in the direction of the width thereof, which are orthogonalized each other. It is noted that the longitudinal direction of the

insulating substrate 0 corresponds with the traveling direction of the substrate shown with an arrow in the figure. As described above, the present apparatus is basically equipped with the laser light source, a plurality of lamp light sources, and transfer means. The laser light source irradiates a laser light 50 which has a comparatively high energy and which is shaped into linear along the direction of the width of the insulating substrate 0 to the semiconductor thin film in an intermittent timing. A pair of arc lamps 61 and 62 irradiates two of the lamp light which have a comparatively low energy and which are shaped into linear along the direction of the width of the insulating substrate 0 in synchronization with the irradiation of the laser light 50 to the semiconductor thin film intermittently. A pair of the arc lamp 67 and 68 irradiates the semiconductor thin film in the same manner. The transfer means transfer the insulating substrate 0 to the longitudinal direction (traveling direction of the substrate) in accordance with the irradiation timing of the laser light 50 and the lamp light. Moreover, in order to heat and cool the insulating substrate 0 gradually before and after the irradiation of the laser light 50 and the lamp light, the infrared heaters 71 to 74 are arranged along the transfer means.

[0025]

[The Effect of the Invention] As described above, according to the present invention, when the non-single crystal semiconductor thin film, such as amorphous silicon formed on the insulating substrate is processed into poly-crystalline silicon film with the irradiation of the laser light, the crystal orientation of the crystal grain is aligned unidirectionally by applying the magnetic field or the electric field. This makes it possible to improve the mobility of the carrier in the thin film transistor having the poly-crystalline semiconductor thin film as the active layer thereof. Moreover, the laser crystallizing apparatus used for this purpose has a comparatively simple equipment structure since the whole chamber may be just disposed in the unidirectional magnetic field or in the unidirectional electric field.

[Brief Description of the Drawing]

[FIG. 1] A schematic block diagram to show the laser crystallizing apparatus according to the present invention.

[FIG. 2] A schematic block diagram to show another example of the laser crystallizing apparatus according to the present invention.

[FIG. 3] Process drawings to show a manufacturing method of the thin film transistor according to the present invention.

[FIG. 4] A perspective view to show an example of the display device using the thin film transistor manufactured according to the present invention.

[FIG. 5] A schematic diagram to show a transformed example of the laser crystallizing apparatus.

[FIG. 6] A schematic perspective view to show the progressed mode of the laser crystallizing apparatus according to the present invention.

[Description of the Reference Symbols]

0: insulating substrate, 4: semiconductor thin film, 20N: magnetic pole, 20S: magnetic pole, 20p: electrode, 20n: electrode, 25: magnetic field, 25x: electric field, 30: chamber, 31: stage, 50: laser light, 51: laser light source, 52: mirror

Continuation of the front page

(72) Inventor: Hisao HAYASHI

c/o ST LCD Corporation

50 Kamihunaki, Ogawa, Higashiura-cho, Chita-gun, Aichi-ken

F term (reference)	5F052	AA02	AA24	BB07	DA02	DB03
	EA12	JA01				
	5F110	AA01	BB02	CC08	DD02	EE03
	EE04	EE23	FF02	FF03	FF30	
	GG02	GG13	GG17	GG25	GG32	
	GG34	GG45	HJ01	HJ04	HJ13	
	HJ23	HL03	HL23	HM15	NN03	
	NN04	NN16	NN23	NN24	NN35	
	PP03	PP23	PP35	QQ09	QQ11	

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2000-182956

(P 2 0 0 0 - 1 8 2 9 5 6 A)

(43)公開日 平成12年6月30日(2000.6.30)

(51) Int.Cl.⁷
H01L 21/20
21/268

29/786
21/336

識別記号

F I
H01L 21/20
21/268

29/78
627

テーマコード (参考)
5F052
F 5F110
G
G

審査請求 未請求 請求項の数10 O L (全10頁)

(21)出願番号

特願平10-355842

(22)出願日

平成10年12月15日(1998.12.15)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(71)出願人 598172398

エスティ・エルシーディ株式会社

愛知県知多郡東浦町緒川上舟木50番地

(72)発明者 小島 明

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74)代理人 100092336

弁理士 鈴木 晴敏

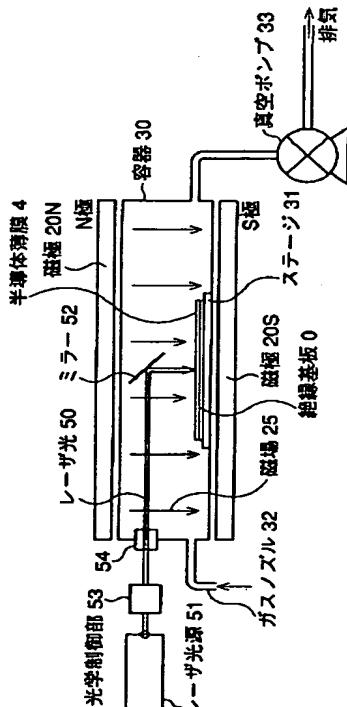
最終頁に続く

(54)【発明の名称】半導体薄膜の結晶化方法及びレーザ結晶化装置

(57)【要約】

【課題】 結晶方位を制御可能な半導体薄膜のレーザ
結晶化装置を提供する。

【解決手段】 レーザ結晶化装置は、基板0に形成された
半導体薄膜4に磁場25を印加しながらレーザ光50を
照射して、半導体薄膜4を一旦溶融し冷却過程で結晶化
せしめる。レーザ結晶化装置は、処理対象となる基板0
を載置するステージ31と、ステージ31を格納する容
器30と、レーザ光50を発生するレーザ光源51と、
レーザ光50をステージ31に載置された基板0に導く
光学系と、ステージ31及び光学系の少なくとも一部を
収納する容器30の全体に一定方向の磁場25を印加す
る磁場発生器とからなり、レーザ光50を照射して半導
体薄膜4を一旦溶融し冷却過程で一定方向の磁場を作
らせ半導体薄膜4に含まれる結晶粒の結晶方位を揃え
る。場合によっては、磁場に替えて一定方向の電場を作
用させても良い。



【特許請求の範囲】

【請求項1】 基板に形成された半導体薄膜に磁場を印加しながらレーザ光を照射して、該半導体薄膜を一旦溶融し冷却過程で結晶化せしめる半導体薄膜の結晶化方法であって、

発光時間が100nsを超えるレーザ光のパルスを照射して冷却過程に所定の時間幅を持たせ、その間に一定方向の磁場を作用させて半導体薄膜に含まれる結晶粒の結晶方位を揃えることを特徴とする半導体薄膜の結晶化方法。

【請求項2】 レーザ光源から発したレーザ光を照射する時、レーザ光源とは別に設けたランプ光源から発したランプ光を半導体薄膜に照射して冷却過程の時間を延長化することを特徴とする請求項1記載の半導体薄膜の結晶化方法。

【請求項3】 基板に形成された半導体薄膜に磁場を印加しながらレーザ光を照射して、該半導体薄膜を一旦溶融し冷却過程で結晶化せしめるレーザ結晶化装置であつて、

処理対象となる基板を載置するステージと、該ステージを格納する容器と、レーザ光を発生するレーザ光源と、該レーザ光を該ステージに載置された基板に導く光学系と、該ステージ及び該光学系の少なくとも一部を収納する該容器の全体に一定方向の磁場を印加する磁場発生器とかなり、

レーザ光を照射して該半導体薄膜を一旦溶融し冷却過程で一定方向の磁場を作用させ半導体薄膜に含まれる結晶粒の結晶方位を揃えることを特徴とするレーザ結晶化装置。

【請求項4】 所定の間隙を介して互いに接合した一対の基板と、該間隙に保持された電気光学物質とを有し、一方の透明基板には対向電極を形成し、他方の絶縁基板には画素電極及びこれを駆動する薄膜トランジスタを形成し、該薄膜トランジスタを、半導体薄膜とその一面側にゲート絶縁膜を介して重ねられたゲート電極とで形成した表示装置の製造方法であつて、

該絶縁基板の表面に半導体薄膜を形成する成膜工程と、該絶縁基板に形成された半導体薄膜に磁場を印加しながらレーザ光を照射して該半導体薄膜を一旦溶融し冷却過程で結晶化せしめるアニール工程と、結晶化された該半導体薄膜を活性層として薄膜トランジスタを形成する加工工程とを含み、

前記アニール工程は、発光時間が100nsを超えるレーザ光のパルスを照射して冷却過程に所定の時間幅を持たせ、その間に一定方向の磁場を作用させて半導体薄膜に含まれる結晶粒の結晶方位を揃えることを特徴とする表示装置の製造方法。

【請求項5】 絶縁基板に形成された半導体薄膜と、その一面に形成されたゲート絶縁膜と、該ゲート絶縁膜を介して該半導体薄膜に重ねられたゲート電極とかなる

薄膜トランジスタであつて、

該半導体薄膜は、エネルギービームの照射を受けて一旦溶融した後冷却過程で多結晶化される際一定方向の磁場の作用を受けて結晶粒の結晶方位が揃えられていることを特徴とする薄膜トランジスタ。

【請求項6】 基板に形成された半導体薄膜にレーザ光を照射して一旦溶融し冷却過程で結晶化せしめる半導体薄膜の結晶化方法であつて、

発光時間が100nsを超えるレーザ光のパルスを照射して冷却過程に所定の時間幅を持たせ、その間に一定方向の電場を作用させて半導体薄膜に含まれる結晶粒の結晶方位を揃えることを特徴とする半導体薄膜の結晶化方法。

【請求項7】 レーザ光源から発したレーザ光を照射する時、レーザ光源とは別に設けたランプ光源から発したランプ光を半導体薄膜に照射して冷却過程の時間を延長化することを特徴とする請求項6記載の半導体薄膜の結晶化方法。

【請求項8】 基板に形成された半導体薄膜にレーザ光を照射して一旦溶融し冷却過程で結晶化せしめるレーザ結晶化装置であつて、

処理対象となる基板を載置するステージと、該ステージを格納する容器と、レーザ光を発生するレーザ光源と、該レーザ光を該ステージに載置された基板に導く光学系と、該ステージ及び該光学系の少なくとも一部を収納する該容器の全体に一定方向の電場を印加する電場発生器とかなり、

レーザ光を照射して該半導体薄膜を一旦溶融し冷却過程で一定方向の電場を作用させ半導体薄膜に含まれる結晶粒の結晶方位を揃えることを特徴とするレーザ結晶化装置。

【請求項9】 所定の間隙を介して互いに接合した一対の基板と、該間隙に保持された電気光学物質とを有し、一方の透明基板には対向電極を形成し、他方の絶縁基板には画素電極及びこれを駆動する薄膜トランジスタを形成し、該薄膜トランジスタを、半導体薄膜とその一面側にゲート絶縁膜を介して重ねられたゲート電極とで形成した表示装置の製造方法であつて、

該絶縁基板の表面に半導体薄膜を形成する成膜工程と、該絶縁基板に形成された半導体薄膜にレーザ光を照射して一旦溶融し冷却過程で結晶化せしめるアニール工程と、結晶化された該半導体薄膜を活性層として薄膜トランジスタを形成する加工工程とを含み、

前記アニール工程は、発光時間が100nsを超えるレーザ光のパルスを照射して冷却過程に所定の時間幅を持たせ、その間に一定方向の電場を作用させて半導体薄膜に含まれる結晶粒の結晶方位を揃えることを特徴とする表示装置の製造方法。

【請求項10】 絶縁基板に形成された半導体薄膜と、その一面に形成されたゲート絶縁膜と、該ゲート絶縁膜を介して該半導体薄膜に重ねられたゲート電極とかなる

を介して該半導体薄膜に重ねられたゲート電極とからなる薄膜トランジスタであって、

該半導体薄膜は、エネルギービームの照射を受けて一旦溶融した後冷却過程で多結晶化される際一定方向の電場の作用を受けて結晶粒の結晶方位が揃えられていることを特徴とする薄膜トランジスタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体薄膜の結晶化方法及びレーザ結晶化装置に関する。特に、液晶などを電気光学物質に用いた表示装置のスイッチング素子として形成される多結晶シリコン薄膜トランジスタの製造技術に関する。

【0002】

【従来の技術】液晶表示装置のスイッチング素子として広く用いられている薄膜トランジスタの内、多結晶シリコンを活性層とした薄膜トランジスタは、同一基板上にスイッチング素子の他周辺の駆動回路を内蔵できる。又、多結晶シリコン薄膜トランジスタは微細化が可能な為、画素構造を高開口率化できる。これらの理由により、多結晶シリコン薄膜トランジスタは高精細な表示装置用の素子として注目されている。近年、多結晶シリコン薄膜トランジスタを例えば600°C以下の低温プロセスで作成する技術が盛んに研究されている。所謂低温プロセスにより高価な耐熱性の基板を用いる必要がなくなり、ディスプレイの低コスト化及び大型化に寄与できる。特に近年では、画素のスイッチング素子や周辺の駆動回路に加え、中央演算素子(CPU)に代表される高度な機能素子を基板上に集積化させる要求が高まっている。これを実現する為、単結晶シリコンに近い高品質の多結晶シリコン薄膜を形成する技術が待望されている。

【0003】従来の低温プロセスでは、基板上に非晶質シリコンを成膜した後、長尺状若しくは線状に整形したエキシマレーザビームあるいは電子ビームを走査して基板表面を照射し、非晶質シリコンを多結晶シリコンに転換する。レーザビームや電子ビームなどの高エネルギービームを照射することにより、非晶質シリコンは基板にダメージを与えることなく急激に加熱され溶融状態となる。この後冷却過程でシリコンの結晶化が起こり、ある程度の粒径を有する多結晶の集合が得られる。

【0004】

【発明が解決しようとする課題】従来、非晶質シリコン薄膜にレーザビームを照射することによって多結晶化させる際、自然に溶融固化させていたので、多結晶構造を構成する個々の結晶粒は不規則な結晶成長を行なう為、その結晶方位はランダムであった。この為、個々の結晶粒の境界(粒界)には結晶方位の不連続性に起因するトラップ準位が多数存在し、移動度の低下をもたらしていた。

【0005】一般に、非晶質シリコン薄膜を形成した

後、レーザアニール処理を施して多結晶化を図る際、シリコンの再結晶速度は面方位に依存している。例えば、100面方位と111面方位では再結晶速度が大きく異なる。この結果、再結晶化されたシリコンの表面状態は極めて粗い。元々、再結晶化する前のシリコン膜には面方位の異なる微結晶が複数存在し、レーザアニール処理によって結晶化又は再結晶化した時の各面方位の結晶成長速度が異なる為、大きな凹凸が表面に現れる。この凹凸の存在によって電荷(キャリア)の移動度が制限される。

【0006】以上のことから、多結晶薄膜トランジスタの移動度を改善する為には、結晶方位を揃えることが重要である。これに関し、金属などの触媒を利用して、固相成長を行ない結晶粒の結晶方位を制御する技術も提案されている。しかし、この方法では結晶中に金属が残留する。又、レーザアニールと異なり固相成長では低温での結晶化が難しい。

【0007】

【課題を解決する為の手段】上述した従来の技術の課題に鑑み、本発明は結晶方位を制御可能な半導体薄膜の結晶化方法及びレーザ結晶化装置を提供することを目的とする。即ち、基板に形成された半導体薄膜に磁場を印加しながらレーザ光を照射して、該半導体薄膜を一旦溶融し冷却過程で結晶化せしめる半導体薄膜の結晶化方法であって、発光時間が100nsを超えるレーザ光のパルスを照射して冷却過程に所定の時間幅を持たせ、その間に一定方向の磁場を作用させて半導体薄膜に含まれる結晶粒の結晶方位を揃えることを特徴とする。好ましくは、レーザ光源から発したレーザ光を照射する時、レーザ光源とは別に設けたランプ光源から発したランプ光を半導体薄膜に照射して冷却過程の時間を延長化する。

又、基板に形成された半導体薄膜に磁場を印加しながらレーザ光を照射して、該半導体薄膜を一旦溶融し冷却過程で結晶化せしめるレーザ結晶化装置であって、処理対象となる基板を載置するステージと、該ステージを格納する容器と、レーザ光を発生するレーザ光源と、該レーザ光を該ステージに載置された基板に導く光学系と、該ステージ及び該光学系の少なくとも一部を収納する該容器の全体に一定方向の磁場を印加する磁場発生器とからなり、レーザ光を照射して該半導体薄膜を一旦溶融し冷却過程で一定方向の磁場を作用させ半導体薄膜に含まれる結晶粒の結晶方位を揃えることを特徴とする。更に、絶縁基板に形成された半導体薄膜と、その一面に形成されたゲート絶縁膜と、該ゲート絶縁膜を介して該半導体薄膜に重ねられたゲート電極とからなる薄膜トランジスタであって、該半導体薄膜は、エネルギービームの照射を受けて一旦溶融した後冷却過程で多結晶化される際一定方向の磁場の作用を受けて結晶粒の結晶方位が揃えられていることを特徴とする。

【0008】本発明は、又、基板に形成された半導体薄

膜にレーザ光を照射して一旦溶融し冷却過程で結晶化せしめる半導体薄膜の結晶化方法であって、発光時間が100nsを超えるレーザ光のパルスを照射して冷却過程に所定の時間幅を持たせ、その間に一定方向の電場を作用させて半導体薄膜に含まれる結晶粒の結晶方位を揃えることを特徴とする。好ましくは、レーザ光源から発したレーザ光を照射する時、レーザ光源とは別に設けたランプ光源から発したランプ光を半導体薄膜に照射して冷却過程の時間を延長化する。加えて、基板に形成された半導体薄膜にレーザ光を照射して一旦溶融し冷却過程で結晶化せしめるレーザ結晶化装置であって、処理対象となる基板を載置するステージと、該ステージを格納する容器と、レーザ光を発生するレーザ光源と、該レーザ光を該ステージに載置された基板に導く光学系と、該ステージ及び該光学系の少なくとも一部を収納する該容器の全体に一定方向の電場を印加する電場発生器とからなり、レーザ光を照射して該半導体薄膜を一旦溶融し冷却過程で一定方向の電場を作用させ半導体薄膜に含まれる結晶粒の結晶方位を揃えることを特徴とする。更に、絶縁基板に形成された半導体薄膜と、その一面に形成されたゲート絶縁膜と、該ゲート絶縁膜を介して該半導体薄膜に重ねられたゲート電極とからなる薄膜トランジスタであって、該半導体薄膜は、エネルギービームの照射を受けて一旦溶融した後冷却過程で多結晶化される際一定方向の電場の作用を受けて結晶粒の結晶方位が揃えられていることを特徴とする。

【0009】本発明によれば、レーザ光を照射して半導体薄膜を一旦溶融し、冷却過程で結晶化せしめる際、十分な時間を確保しこの間に一定の磁場または電場を作用させることで、結晶化された半導体薄膜に含まれる結晶粒の結晶方位を揃える。溶融状態にある個々のシリコン原子に含まれる電子は磁場または電場と相互作用し、電子スピンが磁場または電場に応じた方向に向く。この状態で冷却過程を通じ結晶化若しくは固化する時に、結晶方位が揃うことになる。個々の結晶粒の方位が揃っている為、粒界における結晶方位の不連続性に起因する電子ボテンシャルのバリアが低くなる為、結果としてキャリアの移動度が大きくなる。又、結晶粒が揃う為、半導体薄膜の表面の凹凸もなくなる。半導体薄膜の表面を平坦化することで、これに接して形成されるゲート絶縁膜との間の界面状態が良好となり、移動度の改善に寄与できる。

【0010】

【発明の実施の形態】以下図面を参照して本発明の実施の形態を詳細に説明する。図1は本発明に係るレーザ結晶化装置の構造を示す模式図である。本レーザ結晶化装置は絶縁基板0に形成された半導体薄膜4に磁場25を印加しながらレーザ光50を照射して、半導体薄膜4を一旦溶融し冷却過程で結晶化せしめるものである。この為、本レーザ結晶化装置は、処理対象となる絶縁基板0

を載置するステージ31と、このステージ31を格納する容器30と、レーザ光50を発生するレーザ光源51と、レーザ光50をステージ31に載置された基板0に導くミラー52などの光学系とを備えている。特徴事項として、本レーザ結晶化装置は、ステージ31及び光学系の少なくとも一部（ミラー52）を収納する容器30の全体に、一定方向の磁場を印加する磁場発生器を備えている。本実施形態では、この磁場発生器は容器30を上下から保持する一対の磁極20N, 20Sを備えている。平行平板型の一対の磁極20N, 20Sの間に矢印で示す様に垂直磁場25が発生し、予め絶縁基板0の上に形成された半導体薄膜4に印加される。尚、容器30には必要に応じ外部からガスを導入する為のノズル32と、内部を排気する為の真空ポンプ33が接続されている。又、レーザ光源51から発したレーザ光50は光学制御部53及び光学窓54を介して容器30内に導入される。

【0011】引き続き、図1を参照して本レーザ結晶化装置の使用方法を具体的に説明する。容器（チャンバ）

- 20 30 内に光学ミラー52と基板0を保持するステージ31が収納されている。ステージ31は可動であり、その上に処理対象となる半導体薄膜4が形成された絶縁基板0を載置する。容器30の内部雰囲気は真空にする。あるいは、例えば窒素ガスや水素ガスを導入してもよい。レーザ光源51から発したレーザ光50は光学制御部53にて整形並びに均一化され、光学窓54を介してミラー52に入射する。このミラー52で光路を変えて絶縁基板0上に照射される。この時、容器30は全体が垂直磁場25の中に置かれている。即ち、容器30の上下に一対の磁極20N, 20Sを持つ磁石若しくは電磁石を配置し、常時半導体薄膜4に磁界が印加される様にしている。この様なレーザ結晶化装置内で、レーザ光50による溶融再結晶化を行なうと、一旦溶けた半導体薄膜4のシリコン原子に含まれる電子スピンは磁界と相互作用し、ある方向に向く。この状態から冷却過程で固化する時に、結晶方位が揃うことになる。この様にして結晶化された膜は結晶方位がほぼ揃っている為粒界の電子ボテンシャルバリアが低くなり、移動度が大きくなる。この際、結晶方位をある方向に揃えることが重要であり、原子の外殻軌道構造に応じ半導体薄膜4の垂直方向に結晶が揃う場合もあり、あるいは水平方向に結晶方位が揃う場合も有る。

- 40 40 【0012】特に、結晶方位を揃える為には発光時間が100nsを超えるレーザ光のパルスを照射して冷却過程に所定の時間幅を持たせ、その間に一定方向の磁場を作用させることが重要である。発光時間が100nsより短いとその分冷却過程の時間幅も短くなる為、磁場を十分に作用させることが困難になる。100ns以上の発光時間を持つレーザ光のパルスを得る為、例えば大出力のエキシマレーザ光源を用いることができる。更に

は、レーザ光源から発したレーザ光を照射する時、レーザ光源とは別に設けたランプ光源から発したランプ光を半導体薄膜に照射して冷却過程の時間を延長化してもよい。エキシマレーザアニール（E L A）とランプアニール（R T A）を組み合わせることで、冷却時間を例えば1秒から10秒程度確保することが可能である。

【0013】図2は本発明に係るレーザ結晶化装置の他の例を示す模式図である。本レーザ結晶化装置は絶縁基板0に形成された半導体薄膜4に電場 $2.5 \times$ を印加しながらレーザ光50を照射して、半導体薄膜4を一旦溶融し冷却過程で結晶化せしめるものである。この為、本レーザ結晶化装置は、処理対象となる絶縁基板0を載置するステージ31と、このステージ31を格納する容器30と、レーザ光50を発生するレーザ光源51と、レーザ光50をステージ31に載置された基板0に導くミラー52などの光学系とを備えている。特徴事項として、本レーザ結晶化装置は、ステージ31及び光学系の少なくとも一部（ミラー52）を収納する容器30の全体に、一定方向の電場 $2.5 \times$ を印加する電場発生器を備えている。本実施形態では、この電場発生器は容器30を上下から保持する一対の電極20p, 20nを備えている。平行平板型の一対の電極20p, 20nの間に矢印で示す様に垂直電場 $2.5 \times$ が発生し、予め絶縁基板0の上に形成された半導体薄膜4に印加される。尚、容器30には必要に応じ外部からガスを導入する為のノズル32と、内部を排気する為の真空ポンプ33が接続されている。又、レーザ光源51から発したレーザ光50は光学制御部53及び光学窓54を介して容器30内に導入される。

【0014】引き続き、図2を参照して本レーザ結晶化装置の使用方法を具体的に説明する。容器（チャンバ）30内に光学ミラー52と基板0を保持するステージ31が収納されている。ステージ31は可動であり、その上に処理対象となる半導体薄膜4が形成された絶縁基板0を載置する。容器30の内部雰囲気は真空にする。あるいは、例えば窒素ガスや水素ガスを導入してもよい。レーザ光源51から発したレーザ光50は光学制御部53にて整形並びに均一化され、光学窓54を介してミラー52に入射する。このミラー52で光路を変えて絶縁基板0上に照射される。この時、容器30は全体が垂直電場 $2.5 \times$ の中に置かれている。即ち、容器30の上下に一対の電極20p, 20nを配置し、常時半導体薄膜4に電界が印加される様にしている。本例では電極20nを接地し、電極20pに交流電源を接続して、交流電場を発生している。これに替えて、直流電場を印加しても良い。この様なレーザ結晶化装置内で、レーザ光50による溶融再結晶化を行なうと、一旦溶けた半導体薄膜4のシリコン原子に含まれる電子スピニンは電界と相互作用し、ある方向に向く。この状態から冷却過程で固化する時に、結晶方位が揃うことになる。この様にして結晶

化された膜は結晶方位がほぼ揃っている為粒界の電子ボテンシャルバリアが低くなり、移動度が大きくなる。この際、結晶方位を一定方向に揃えることが重要であり、原子の外殻軌道構造に応じ半導体薄膜4の垂直方向に結晶が揃う場合もあり、あるいは水平方向に結晶方位が揃う場合も有る。

【0015】特に、結晶方位を揃える為には発光時間が 1.0 ns を超えるレーザ光のパルスを照射して冷却過程に所定の時間幅を持たせ、その間に一定方向の電場を作用させることが重要である。発光時間が 1.0 ns より短いとその分冷却過程の時間幅も短くなる為、電場を十分に作用させることが困難になる。 1.0 ns 以上の発光時間を有するレーザ光のパルスを得る為、例えば高出力のエキシマレーザ光源を用いることができる。更には、レーザ光源から発したレーザ光を照射する時、レーザ光源とは別に設けたランプ光源から発したランプ光を半導体薄膜に照射して冷却過程の時間を延長化してもよい。エキシマレーザアニール（E L A）とランプアニール（R T A）を組み合わせることで、冷却時間を例えば1秒から10秒程度確保することが可能である。

【0016】図3は、本発明に係る薄膜トランジスタの製造方法を示す工程図であり、図1又は図2に示したレーザ結晶化装置を用いて、半導体薄膜の結晶化を行なっている。この実施例で作成された多結晶シリコン薄膜トランジスタの移動度はNチャネル型で $1.3 \text{ nA}/\text{V}\cdot\text{s}$ 、Pチャネル型で $6.0 \text{ nA}/\text{V}\cdot\text{s}$ であり、従来に比べ大幅に高移動度化が達成されている。なお、本実施例では便宜上Nチャネル型の薄膜トランジスタの製造方法を示すが、Pチャネル型でも不純物種（ドーパント種）を変えるだけで全く同様である。ここでは、ボトムゲート構造の薄膜トランジスタの製造方法を示す。まず（a）に示す様に、ガラスなどからなる絶縁基板0の上に例えばAl, Ta, Mo, W, Cr, Cu又はこれらの合金を例えば 1.0 nm 乃至 2.0 nm の厚みで形成し、パタニングしてゲート電極1に加工する。

【0017】次いで（b）に示す様に、ゲート電極1の上にゲート絶縁膜を形成する。本実施例では、ゲート絶縁膜は例えばゲート窒化膜2（SiN_x）/ゲート酸化膜3（SiO₂）の二層構造を用いた。ゲート窒化膜2はSiH₄ガスとNH₃ガスの混合物を原料気体として用い、プラズマCVD法（PCVD法）で成膜した。なお、プラズマCVDに代えて常圧CVDあるいは減圧CVDを用いてもよい。本実施例では、ゲート窒化膜2を 5.0 nm の厚みで堆積した。ゲート窒化膜2の成膜に連続して、ゲート酸化膜3を約 2.0 nm の厚みで成膜する。更にゲート酸化膜3の上に連続的に非晶質シリコンからなる半導体薄膜4を約 3.0 nm 乃至 8.0 nm の厚みで成膜した。二層構造のゲート絶縁膜と非晶質半導体薄膜4は成膜チャンバの真空系を破らず連続成膜した。以上の

40
50

成膜でプラズマ CVD 法を用いた場合には、例えば 400 乃至 450 ℃ の温度で窒素雰囲気中 1 時間程度加熱処理を行ない、非晶質半導体薄膜 4 に含有されていた水素を放出する。所謂脱水素アニールを行なう。

【0018】ここで、薄膜トランジスタのV_{th}を制御する目的で、V_{th}イオンインプランテーションを必要に応じて行なう。本例では、B+をドーズ量が 1×10^{11} 乃至 $6 \times 10^{11} / \text{cm}^2$ 程度でイオン注入した。このV_{th}イオンインプランテーションでは620nm幅に整形されたイオンのラインビームを用いた。次いで、本発明に従って、磁場又は電場を印加しながらレーザ光50を照射し、非晶質半導体薄膜4を結晶化する。レーザ光50としてはエキシマレーザビームを用いることができる。これにより、結晶方位を揃えることが出来る。

【0019】(c)に示す様に、前工程で結晶方位を揃えた状態で結晶化された多結晶半導体薄膜5の上に例えばプラズマCVD法でSiO₂を約100nm乃至300nmの厚みで形成する。本例では、シランガスSH₄と酸素ガスをプラズマ分解してSiO₂を堆積した。この様にして成膜されたSiO₂を所定の形状にパタニングしてエッチングストッパー膜6に加工する。この場合、裏面露光技術を用いてゲート電極1と整合する様にエッチングストッパー膜6をパタニングしている。エッチングストッパー膜6の直下に位置する多結晶半導体薄膜5の部分はチャネル領域Chとして保護される。前述した様に、チャネル領域Chには予めVthイオンインプランテーションによりB+イオンが比較的低ドーズ量で注入されている。続いて、エッチングストッパー膜6をマスクとしてイオンドーピングにより不純物（例えばP+イオン）を半導体薄膜5に注入し、LDD領域を形成する。この時のドーズ量は、例えば 6×10^{12} 乃至 $5 \times 10^{13} / \text{cm}^2$ である。更にストッパー膜6及びその両側のLDD領域を被覆する様にフォトレジストをパタニング形成した後、これをマスクとして不純物（例えばP+イオン）を高濃度で注入し、ソース領域S及びドレイン領域Dを形成する。不純物注入には、例えばイオンドーピング（イオンシャワー）を用いることができる。これは質量分離を掛けることなく電界加速で不純物を注入するものであり、本実施例では $1 \times 10^{15} / \text{cm}^2$ 程度のドーズ量で不純物を注入し、ソース領域S及びドレイン領域Dを形成した。なお、図示しないが、Pチャネルの薄膜トランジスタを形成する場合には、Nチャネル型薄膜トランジスタの領域をフォトレジストで被覆した後、不純物をP+イオンからB+イオンに切り換えドーズ量 $1 \times 10^{15} / \text{cm}^2$ 程度でイオンドーピングすればよい。なお、ここでは質量分離型のイオンインプランテーション装置を用いて不純物を注入してもよい。この後、多結晶半導体薄膜5に注入された不純物を活性化する。例えば、エキシマレーザを用いたレーザ活性化アーナー（ELA）を行なう。この後、半導体薄膜5とエ

ツチングストッパー膜6の不要な部分を同時にパタニングし、素子領域毎に薄膜トランジスタを分離する。

【0020】最後に(d)に示す様に、 SiO_2 を約200nmの厚みで成膜し、層間絶縁膜7とする。層間絶縁膜7の形成後、例えば SiN_x をプラズマCVD法で約200乃至400nm成膜し、バシベーション膜(キヤップ膜)8とする。この段階で例えば窒素ガス又はフォーミングガス中又は真空中雰囲気下で350℃程度の加熱処理を1時間行ない、層間絶縁膜7に含まれる水素

10 原子を半導体薄膜5中に拡散させる。この後、コンタクトホールを開口し、例えばMo, Alなどを200乃至400nmの厚みでスパッタした後、所定の形状にパタニングして配線電極9に加工する。更に、例えばアクリル樹脂などからなる平坦化層10を1μm程度の厚みで塗布した後コンタクトホールを開口する。平坦化層10の上に例えばITOやIXOなどからなる透明導電膜をスパッタした後、所定の形状にパタニングして画素電極11に加工する。

【0021】図4は、図3に示した製造方法によって作

20 成された薄膜トランジスタを用いたアクティブラマトリクス型表示装置の一例を示す。図示する様に、本表示装置は一对の絶縁基板 101, 102 と両者の間に保持された電気光学物質 103 とを備えたパネル構造を有する。電気光学物質 103 としては液晶材料が広く用いられている。下側の絶縁基板 101 には画素アレイ部 104 と駆動回路部とが集積形成されている。駆動回路部は垂直駆動回路 105 と水平駆動回路 106 とに分かれている。また、絶縁基板 101 の周辺部上端には外部接続用の端子部 107 が形成されている。端子部 107 は配線

30 108を介して垂直駆動回路105及び水平駆動回路106に接続している。画素アレイ部104には行状のゲート配線109と列状の信号配線110が形成されている。両配線の交差部には画素電極111とこれを駆動する薄膜トランジスタ112が形成されている。薄膜トランジスタ112のゲート電極は対応するゲート配線109に接続され、ドレイン領域は対応する画素電極111に接続され、ソース領域は対応する信号配線110に接続している。ゲート配線109は垂直駆動回路105に接続される。

40 接続する一方、信号配線 110 は水平駆動回路 106 に接続している。画素電極 111 をスイッチング駆動する薄膜トランジスタ 112 及び垂直駆動回路 105 と水平駆動回路 106 に含まれる薄膜トランジスタは、本発明に従って作成されたものであり、従来に比較して移動度が高くなっている。従って、駆動回路ばかりでなく更に高性能な処理回路を集積形成することも可能である。即ち、これらの薄膜トランジスタは、絶縁基板 101 に形成された半導体薄膜と、その一面に形成されたゲート絶縁膜と、ゲート絶縁膜を介して半導体薄膜に重ねられたゲート電極とからなる。半導体薄膜は、レーザ光などの
50 エネルギービームの照射を受けて一旦溶融した後冷却過

程で多結晶化される際、一定方向の磁場又は電場の作用を受けて結晶粒の結晶方位が揃えられている。

【0022】図5は、図1に示した本発明に係るレーザ結晶化装置の変形例を示すブロック図である。図1に示した実施形態と対応する部分には対応する参照番号をして理解を容易にしている。図1に示した実施形態と異なる点は、容器30が全体として電磁石20を構成するコイル内に格納されていることである。この結果、絶縁基板0に形成された半導体薄膜4には矢印で示す様に水平方向の磁場25が印加されることになる。この磁場25によって半導体薄膜4に含まれる結晶粒の結晶方位が一定方向に揃えられることになる。

【0023】図6は、本発明に係るレーザ結晶化装置の発展形態を示す模式図であり、磁場発生器又は電場発生器や容器を除いた光学部分のみを表わしている。この発展形態では、レーザ光とランプ光を組み合わせることで、より効率的な結晶化を行なっている。即ち、レーザ光源から発したレーザ光を照射する時、レーザ光源とは別に設けたランプ光源から発したランプ光を半導体薄膜に照射して冷却過程の時間を延長化させている。本装置は基本的にELA(Excimer Laser Anneal)とRTA(Rapid Thermal Anneal)を併用した構成になっている。RTAは波長が240ないし400nmの紫外光を瞬間的(例えば約1秒)にガラスなどからなる絶縁基板0に照射することにより、基板自体にダメージを与えることなく高温熱処理を可能にする技術である。図示する様に、絶縁基板0は赤外線ランプなどからなる赤外線加熱器71ないし73が配されたZone1ないしZone3で段階的に予備加熱(徐熱)される。この絶縁基板0を所定速度で移送し、RTAユニットに送り込む。本例ではレーザ光50の照射領域直前に位置する第一のRTAユニットと、直後に位置する第二のRTAユニットを設けている。第一のRTAユニットは上下一対のアークランプ61, 62からなり、第二のRTAユニットも上下一対のアークランプ67, 68からなる。各アークランプ61, 62, 67, 68は反射板82でカバーされているとともに、その近傍には制御用の放射温度計83が配されている。RTAユニット通過後、絶縁基板0はやはり赤外線加熱器74が配された冷却用のZone4に搬送され、ここで徐冷される。一方、ELAはエキシマレーザ光源を用いており、例えば線形に整形されたレーザ光50をパルスとして間欠的に発生する。レーザ光50はミラー52により反射され、絶縁基板0に照射される。

【0024】係る構成を有するレーザ結晶化装置は、互いに直交する長手方向及び幅方向に広がる絶縁基板0の

表面に予め形成された半導体薄膜の熱処理に用いられる。尚、図では絶縁基板0の長手方向が矢印で示す基板進行方向と一致している。前述した様に、本装置は基本的にレーザ光源と、複数のランプ光源と、移送手段とを備えている。レーザ光源は絶縁基板0の幅方向に沿って線状に整形された比較的高エネルギーのレーザ光50を間欠的なタイミングで半導体薄膜に照射する。上下一対のアークランプ61, 62は絶縁基板0の幅方向に沿って線状(長尺状)に形成された比較的低エネルギーを有する二本のランプ光をレーザ光50の照射タイミングにほぼ同期して間欠的に半導体薄膜に照射する。上下一対のアークランプ67, 68も同様である。移送手段は、レーザ光50及びランプ光の照射タイミングに合わせて絶縁基板0を長手方向(基板進行方向)に移送する。又、レーザ光50及びランプ光の照射の前後で絶縁基板0の徐熱徐冷を行なう為、赤外線加熱器71ないし74が移送手段に沿って配列されている。

【0025】

【発明の効果】以上説明したように、本発明によれば、絶縁基板上に形成された非晶質シリコンなどの非単結晶半導体薄膜をレーザ光の照射によって多結晶化する際、磁場又は電場を印加することによって結晶粒の結晶方位を一定方向に揃えている。これにより、多結晶半導体薄膜を活性層とする薄膜トランジスタのキャリア移動度を改善することができる。又、この為に用いるレーザ結晶化装置はチャンバ全体を一定方向の磁場中又は電場中に配するだけでも、比較的簡単な装置構成で済む。

【図面の簡単な説明】

【図1】本発明に係るレーザ結晶化装置を示す模式的なブロック図である。

【図2】本発明に係るレーザ結晶化装置の他の例を示す模式的なブロック図である。

【図3】本発明に係る薄膜トランジスタの製造方法を示す工程図である。

【図4】本発明に従って作成された薄膜トランジスタを用いた表示装置の一例を示す斜視図である。

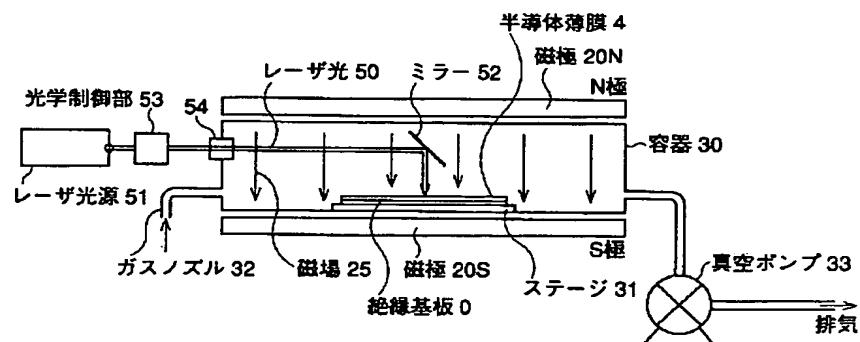
【図5】本発明に係るレーザ結晶化装置の変形例を示す模式図である。

【図6】本発明に係るレーザ結晶化装置の発展形態を示す模式的な斜視図である。

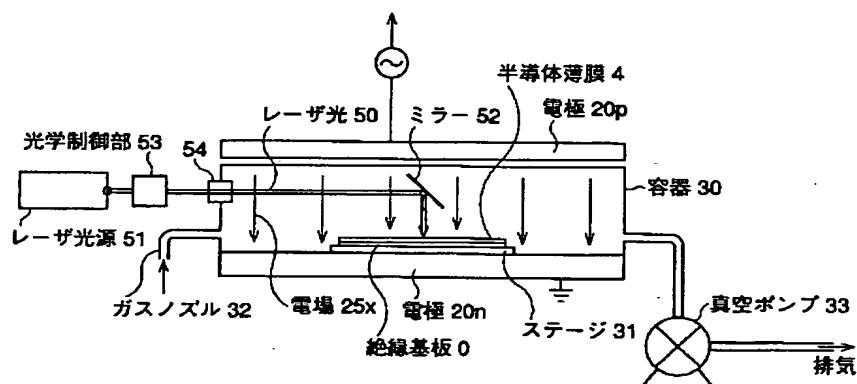
【符号の説明】

0 . . . 絶縁基板、4 . . . 半導体薄膜、20N . . . 磁極、20S . . . 磁極、20P . . . 電極、20n . . . 電極、25 . . . 磁場、25x . . . 電場、30 . . . 容器、31 . . . ステージ、50 . . . レーザ光、51 . . . レーザ光源、52 . . . ミラー

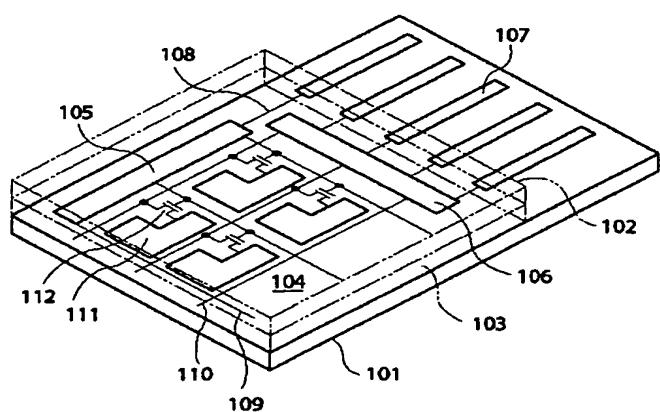
【図 1】



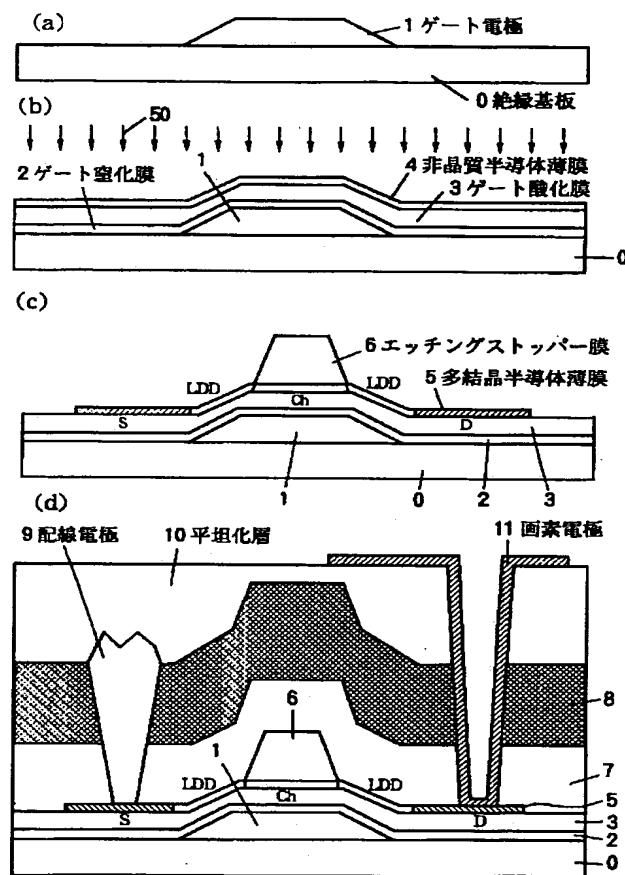
【図 2】



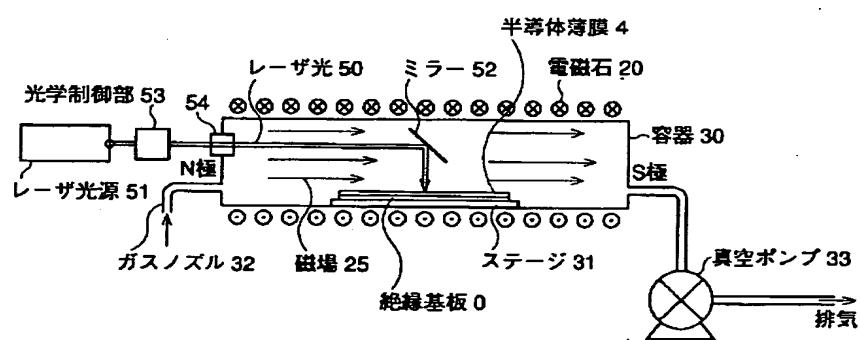
【図 4】



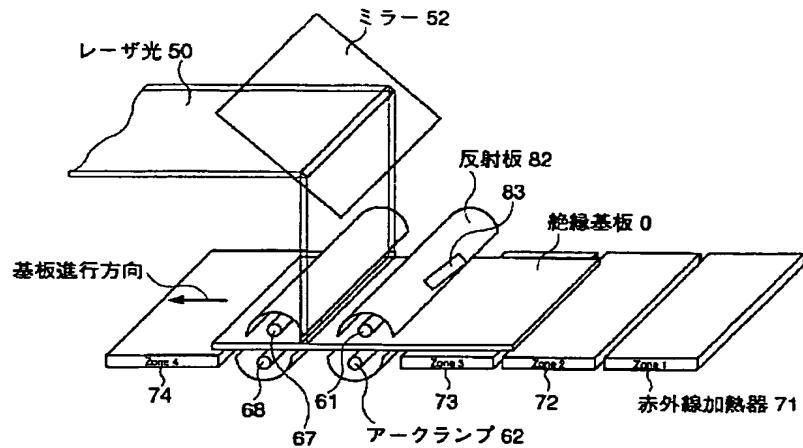
【図3】



【図5】



【図 6】



フロントページの続き

(72)発明者 林 久雄

愛知県知多郡東浦町緒川上舟木50番地 工
スティ・エルシーディ株式会社内

F ターム(参考) 5F052 AA02 AA24 BB07 DA02 DB03

EA12 JA01

5F110 AA01 BB02 CC08 DD02 EE03
EE04 EE23 FF02 FF03 FF30
GG02 GG13 GG17 GG25 GG32
GG34 GG45 HJ01 HJ04 HJ13
HJ23 HL03 HL23 HM15 NN03
NN04 NN16 NN23 NN24 NN35
PP03 PP23 PP35 QQ09 QQ11